

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant(s): DAI, Yuan-Tung et al.

Group:

Application No.:

Examiner:

Filed:

August 1, 2001

For:

MANUFACTURING METHOD OF THIN FILM TRANSISTOR PANEL

LETTER

August 1, 2001
3313-0366P-SP

Assistant Commissioner for Patents
Box Patent Application
Washington, D.C. 20231

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55(a), the applicant hereby claims the right of priority based on the following

application(s):

Country

Application No.

Filed

Taiwan

90113766

06/07/01

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to deposit Account No. 02-2448 for any additional fees required under 37 C.F.R. 1.16 or under 37 C.F.R. 1.17; particularly, extension of time fees.

Respectfully submitted,

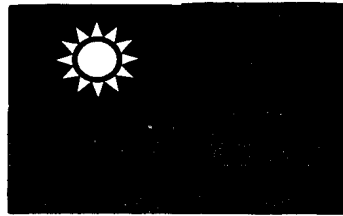
BIRCH, STEWART, KOLASCH & BIRCH, LLP

By: Joe McKinney Muncy
JOE MCKINNEY MUNCY
Reg. No. 32,334
P. O. Box 747
Falls Church, Virginia 22040-0747

Attachment
(703) 205-8000
/sl

2
10/3/01
Molish

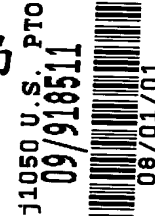
11050 U.S. PTO
09/918511
08/01/01



DAI, Yuan-Tung et al.
August 1, 2001
BSKB, LLP
(703) 205 2380
3313-0366P
10/1

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA



茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 06 月 07 日
Application Date

申請案號：090113766
Application No.

申請人：財團法人工業技術研究院
Applicant(s)

局長
Director General

陳明邦

發文日期：西元 2001 年 7 月 11 日
Issue Date

發文字號：09011010014
Serial No.

申請日期：

案號：

類別：

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	薄膜電晶體面板的製造方法
	英文	
二、 發明人	姓名 (中文)	1. 戴遠東 2. 李啟聖 3. 張鈞傑
	姓名 (英文)	1. Yuan-Tung DAI 2. Chi-Shen LEE 3. Jiun-Jye CHANG
	國籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 桃園縣中壢市健行路56巷38號 2. 新竹市高峰路190巷2號4樓 3. 高雄市前金區榮安街119號
三、 申請人	姓名 (名稱) (中文)	1. 財團法人工業技術研究院
	姓名 (名稱) (英文)	1. Industrial Technology Research Institute
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹縣竹東鎮310中興路四段195號
	代表人 姓名 (中文)	1. 翁政義
	代表人 姓名 (英文)	1.



四、中文發明摘要 (發明之名稱：薄膜電晶體面板的製造方法)

一種薄膜電晶體面板的製造方法，以解決傳統雷射結晶製程穩定性差以及所獲得的多晶矽薄膜品質不佳的問題；將一透明絕緣層形成於一矽晶圓正面，然後在該透明絕緣層上表面形成薄膜電晶體結構以及透明電極，將一透明基板，貼合於該矽晶圓正面，之後再由該矽晶圓背面以研磨或蝕刻方式將該矽晶圓除去，如此可獲得一能透光的薄膜電晶體面板；其中該透明電極亦可形成於該透明絕緣層下表面；另外，亦可先將該透明基板貼合在該矽晶圓的背面，然後將該矽晶圓薄膜化而成為一單晶矽薄膜，並在該單晶矽薄膜上形成構成薄膜電晶體面板所需的薄膜電晶體結構層以及該透明電極。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

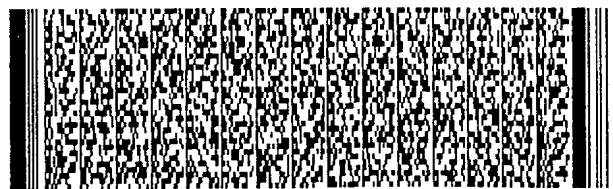
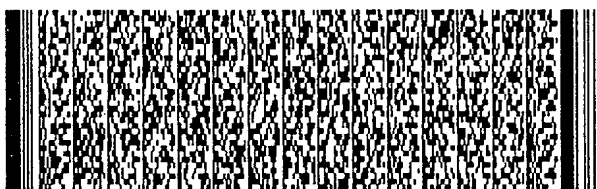
五、發明說明 (1)

【發明之應用領域】

本發明係關於一種液晶顯示面板的製造方法，特別是關於一種薄膜電晶體面板的製造方法。

【發明背景】

薄膜電晶體 (TFT) 液晶顯示面板 (Liquid Crystal Display Panel; LCD Panel) 為一種常見的平面顯示面板，由於具有體積小、解析度高以及低耗電等優點，因而已被廣泛地運用在各種電子產品之資訊顯示裝置上，例如，電視、電腦、行動電話、掌上型資訊裝置 (PDA)、液晶投影機，以及其它各種資訊家電 (IA) 等。薄膜電晶體液晶顯示面板 (TFT-LCD Panel) 通當可包括兩個彼此相隔一固定距離之玻璃面板，以及填充於該兩玻璃面板之間的液晶材料。通常在其中一個該玻璃面板上則形成有薄膜電晶體之主動矩陣 (active-matrix) 驅動電路，其中每一該薄膜電晶體可對應該液晶顯示面板之一圖素，用以控制該圖素之開閉 (on/off)。該具有薄膜電晶體驅動電路之玻璃面板，可稱之為薄膜電晶體面板。傳統上，薄膜電晶體面板依照電晶體的薄膜材料結構之不同，可分為非晶矽 (amorphous silicon; a-Si) 薄膜電晶體面板和複晶矽 (polysilicon; p-Si) 薄膜電晶體面板兩種。由於非晶矽薄膜內的缺陷會影響電子平均自由路徑 (Mean Free Path)，故電子移動速度 (electron mobility) 較慢。而多晶矽的電子移動度則約為非晶矽的一百倍左右。因此將多晶矽薄膜電晶體運用在液晶顯示面板的驅動電



五、發明說明 (2)

路，已逐漸成為薄膜電晶體液晶顯示器發展的趨勢 (TFT LCD)。如「第 6 圖」所繪示，一種習知的多晶矽薄膜電晶體元件結構之剖面示意圖。其中，在一玻璃基板 1 上形成有一多晶矽層 2。該多晶矽層 2 具有兩個重摻雜 (heavily doped) 之 n^+ 區 3、4，分別對應一源極 (source) 5 以及一汲極 (drain) 6。該玻璃基板 1 以及該多晶矽層 2 上並形成有一絕緣層 7，僅曝露出該兩重摻雜之 n^+ 區 3、4 用以與該源極 5 以及該汲極 6 接觸之窗口。一匣極 8 則形成於該兩 n^+ 區 3、4 之間之多晶矽層 2 上，介於該匣極 8 與該多晶矽層 2 之間則為一匣極絕緣層 (gate oxide) 9。在傳統的製程上，由於受限於該玻璃基板 1 所能承受的溫度之限制，而無法使用高溫製程直接在該玻璃板上長出高電子移動速度之多晶矽層。通常該多晶矽層 2 係由一非晶矽層經由雷射再結晶技術所形成。其做法是先在該玻璃基板上，例如以氣相沉積法沉積一非晶矽層，然後再以激元雷射退火 (Excimer Laser Annealing; ELA) 之方式，使該非晶矽層產生再結晶而變成為多晶矽層。然而，由於雷射再結晶技術在製程上並非十分穩定，在加上要在非晶質 (amorphous) 的玻璃基板上形成高品質的結晶薄膜原本就有其先天上的限制。因此利用雷射再結晶技術所製造出的多晶矽層均勻性差，表面粗糙度高，容易產生匣極絕緣層漏電的情形，而造成薄膜電晶體元件的失效，降低薄膜電晶體面板之可靠度。

因此，實有需要提出一種新的薄膜電晶體面板的製造



五、發明說明 (3)

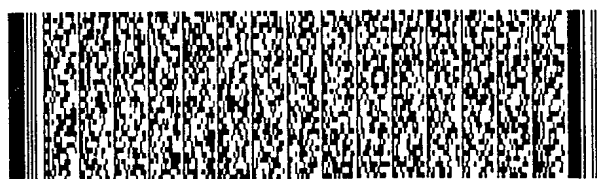
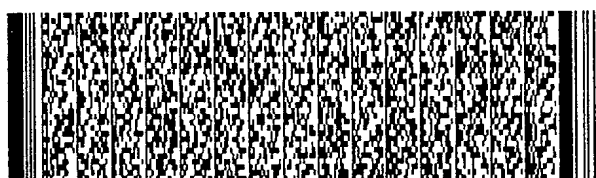
方法，以解決上述問題。

【發明之目的及概述】

據此，本發明的目的在於解決傳統雷射結晶製程穩定性差以及所獲得的多晶矽薄膜品質不佳的問題，而提出一種新的薄膜電晶體面板的製造方法。

根據上述目的，本發明的一種薄膜電晶體面板的製造方法乃是將一透明絕緣層形成於一矽晶圓正面。然後在該透明絕緣層上表面形成薄膜電晶體結構以及透明電極。由於本發明的方法仍是在矽晶圓上製做薄膜電晶體故可使用高溫製程，而能獲得高均勻性、高電子移動速度之電晶體薄膜，例如，高品質之多晶矽薄膜等。然後在將一透明基板，貼合於該矽晶圓正面，之後再由該矽晶圓背面以化學機械研磨或蝕刻方式將該矽晶圓除去，如此可獲得一能透光的薄膜電晶體面板。該方法可包含下列步驟：提供一矽晶圓；形成一透明絕緣層於該矽晶圓正面；形成複數個薄膜電晶體結構以及相對應的複數個透明電極於該透明絕緣層上表面；將一透明基板接合該矽晶圓正面；將該矽晶圓除去；以及，蝕刻該透明絕緣層使該透明電極曝露出。

根據本發明，亦可視需要將濾色層 (color filter) 整合於製程中，例如可在貼合該透明基板的步驟前，將濾色層形成於該薄膜電晶體結構層上。另外，亦可再該透明絕緣層上形成對位標記 (alignment mark)，該對位標記在除去該矽晶圓的步驟後，可由該薄膜電晶體面板之透明絕緣層側顯露出 (即可由該透明絕緣層之下表面側看見



五、發明說明 (4)

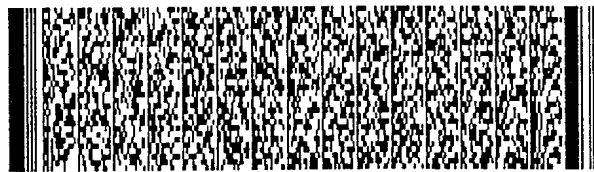
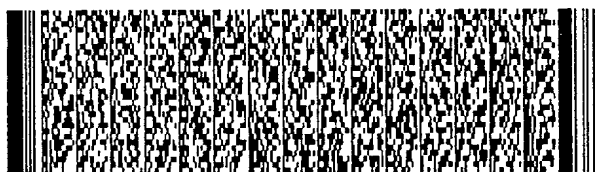
)。如此可有利於由在該透明絕緣層側進行後續所需的黃光製程。

另外，本發明亦可在貼合該透明基板的步驟前，將一黑色遮光層 (black matrix) 先形成於該薄膜電晶體結構層上。該黑色遮光層可用以定義出薄膜電晶體面板每一圖素的透光範圍，並遮住薄膜電晶體面板可能產生露光問題的部分。並且在上述蝕刻該透明絕緣層使該透明電極曝露出的步驟時，該黑色遮光層可被做為一光罩 (photo mask)，而利用背面曝光方式 (亦即由該薄膜電晶體面板的該透明基板側進行光線曝照)，將塗佈於該透明絕緣層下表面的正光阻曝開。如此即可不需要額外的光罩，即能進行黃光製而在該透明絕緣層蝕出適當的開口，而將該透明電極由薄膜電晶體面板的透明電極側曝露出來，因而有利於製程的簡化，提高生產效率。

根據本發明，該透明電極亦可形成於該透明絕緣層下表面，該方法可包含下列步驟：提供一矽晶圓；形成一透明絕緣層於該矽晶圓正面；形成複數個薄膜電晶體結構於該透明絕緣層上表面；將一透明基板接合該矽晶圓正面；將該矽晶圓除去；以及，將對應該薄膜電晶體結構的複數個透明電極形成於該透明絕緣層下表面。

上述根據本發明的方法中，亦可將一濾色層整合於該透明絕緣層之下表面。當然亦可視需要在該薄膜電晶體結構層上形成一黑色遮光層。

根據上述本發明的目的，本發明之薄膜電晶體面板的



五、發明說明 (5)

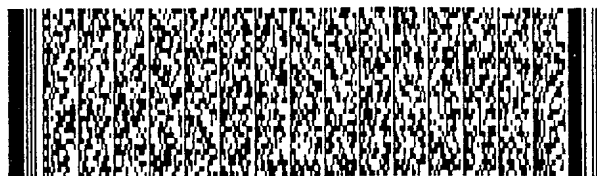
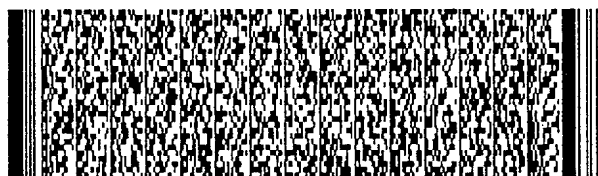
製造方法之另一個實施方式，則是將一透明基板貼合在一矽晶圓的背面，然後將該矽晶圓薄膜化而成為一單晶矽薄膜。並在該單晶矽薄膜上形成構成薄膜電晶體面板所需的薄膜電晶體結構層以及透明電極。該方法可包含下列步驟：提供一矽晶圓；將一透明基板貼合於該矽晶圓背面；將該矽晶圓薄膜化而成為一單晶矽薄膜；形成複數個薄膜電晶體結構於該單晶矽薄膜上；蝕刻該薄膜電晶體結構層以及該單晶矽薄膜以開出適當的圖素窗口；形成一平坦化層覆蓋該薄膜結晶體結構以及該圖素窗口；以及，在該平坦化層上形成與該電晶體結構相對應的複數個透明電極。其中將該矽晶圓薄膜化的步驟，可利用研磨 (wafer polishing) 或蝕刻方式來達成。而該平坦化層亦可由濾色材質所組成，如此則使該平坦化層同時兼具濾色層的功用。

本發明之薄膜電晶體面板的製造方法，解決了傳統上直接在玻璃基板上形成電晶體薄膜之製程的缺點，乃為一種製程穩定度高、高良率、高生產效率之方法。

為使對上述本發明的特徵，以及本發明的其它特徵與優點有更清楚的瞭解，接下來將配合圖示加以詳細說明。但必須先說明的是，本發明除了下述之實施例外，仍然可以有其它的實施例，且以下之圖示並不一定完全依實際比例繪製。

【實施例詳細說明】

根據本發明所揭露的薄膜電晶體面板的製造方法之第



五、發明說明 (6)

一個實施例，可參考「第 1A~1I圖」之製程剖面流程圖來加以說明。必須注意的是，其中僅以一矽晶圓上的其中一薄膜電晶體結構及其中一透明電極來做說明，熟習該項技術者應知，在該矽晶圓上當可以同樣方式形成複數個該薄膜電晶體結構以及與該薄膜電晶體結構相對應的複數個該透明電極。

首先如「第 1A圖」所示，在一矽晶圓 (silicon wafer) 10 正面形成一透明絕緣層 (transparent layer) 12。該透明絕緣層 12 可為一厚膜，用以做為緩衝層，其厚度以在 1 微米以下為佳，而其材質可為 SiO_x 、 SiN_x ，或由其它合適的透明絕緣材質所組成。接著即可在該透明絕緣層 12 上表面形成一圖案化 (patterned) 之電晶體薄膜 14。該電晶體薄膜 14 係用來做為薄膜電晶體之導電通道 (conducting channel)，其材質可為多晶矽 (p-Si)、多晶鍺 (p-Ge)、多晶矽鍺 (p-SiGe)、單晶矽 (c-Si)、單晶鍺 (c-Ge)、單晶矽鍺 (c-SiGe) 或其它類似的半導體材料。由於本發明乃是在矽晶圓上製作薄膜電晶體，故可適用於高溫製程，而獲得高電子移動速度以及高均勻性 (uniformity) 的電晶體薄膜 14。其中該電晶體薄膜 14 並經由摻雜製程 (doping) 以形成適當的源極區域 (source region) 與汲極區域 (drain region)，該摻雜製程應為熟習該項技術者所熟知故在此不加贅述。

接著，如「第 1B圖」所示，在電晶體薄膜 14 上形成一匣極絕緣層 (gate insulator) 16。然後可在該匣極絕緣



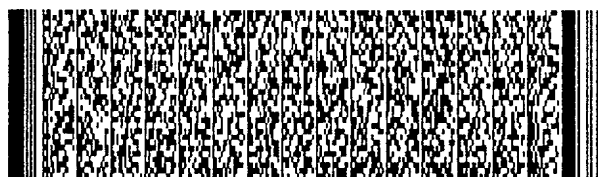
五、發明說明 (7)

層 16 上對應該電晶體薄膜的適當位置，以例如濺鍍方式 (sputtering) 形成一透明電極 18 以及一匣極電極 20。其中該透明電極 18，例如可為 ITO (銦錫氧) 透明電極，而該匣極電極 20 可為金屬或多晶半導體 (poly-gate)。在此步驟中可先形成該透明電極 18 再形成該匣極電極 20，亦可先形成該匣極電極 20 再形成該透明電極 18。

接著，如「第 1C 圖」所示，形成一層間緣絕層 (interlayer) 22 覆蓋於該透明電極 18、該匣極電極 20 以及該匣極絕緣層 16 上。然後如「第 1D 圖」所示，可經由黃光與蝕刻製程開出對應該透明電極 18 以及該電晶體薄膜 14 的接觸窗口。接著在該層間絕緣層 22 上，形成適當之金屬導線層 24，以達成該透明電極 18 與該電晶體薄膜 14 間的電性連接，以及該電晶體薄膜 14 對外的電性連接。至此，即在該矽晶圓 10 上完成薄膜電晶體結構以及相對應的透明電極。

然後，如「第 1E 圖」所示，可在該金屬導線層 24 上形成一保護層 26 (passivation)。該保護層 26 可為氧化矽或氮化矽等。接著，亦可將用於彩色顯示面板之彩色濾光片整合至本發明之方法中，而如「第 1F 圖」所示，將一濾色層 (color filter layer) 28 形成於該保護層 26 上對應該透明電極 18 的位置。當然根據本發明的薄膜電晶體面板亦可不要有該濾色層 28。

接著，如「第 1G 圖」所示，將一透明基板 30 與該矽晶圓 10 正面 (即形成有電晶體的那一面) 相貼合 (bonding



五、發明說明 (8)

)。該透明基板 30 可為玻璃基板、高分子基板或其它適合的透明材質板。

接著，如「第 1H 圖」所示，由該矽晶圓 10 之背面（即沒有電晶體的那一面），例如以化學機械研磨（Chemical Mechanical Polishing; CMP）或蝕刻方式（Etching），將該不透明之矽晶圓 10 除去，使該透明絕緣層 12 的下表面露出。

然後，如「第 1I 圖」所示，蝕刻該透明絕緣層 12 以及該匣極絕緣層 16，以開出曝露出該透明電極 18 的窗口。如此即可完成根據本發明的第一個實施之薄膜電晶體面板。由於除去了不透光的該矽晶圓 10 使得本發明之薄膜電晶體面板可以透光。

上述本發明之薄膜電晶體面板的製造方法之實施例中，於「第 1B 圖」所繪示的步驟，可在形成該匣極電極 20 的同時，在該晶圓 10（即匣極絕緣層 16 上）形成對位標記（alignment key）32，而如「第 2 圖」之晶圓上視圖所示。如此，在該矽晶圓 10 被移除的步驟後，該對位標記 32 便可由該薄膜電晶體面板的該透明絕緣層 12 之側顯露出。因而可有利於由該透明絕緣層 12 側進行黃光製程（photolithography）。

根據本發明，亦可不形成上述之濾色層 28。而是如「第 3 圖」所示，在貼合該透明基板 30 的步驟前，先將一黑色遮光層 34 形成於該保護層 26 上。該黑色遮光層 34 可以用以定義出薄膜電晶體面板每一圖素的透光範圍，並遮住

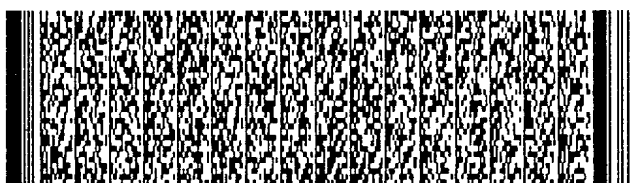


五、發明說明 (9)

薄膜電晶體面板可能產生露光問題的部分。並且在蝕刻該透明絕緣層使該透明電極曝露出的步驟時，則可以利用該黑色遮光層 34 為光罩 (photo mask)，以背面曝光方式 (亦即由該薄膜電晶體面板的該透明基板側 102 進行光線 38 曝照)，將塗佈於該透明絕緣層 12 下表面的正光阻 40 曝開。於是可不需要額外的光罩，即可以黃光製程在該透明絕緣層 12 開出對應該透明電極 18 的適當的窗口，而使該透明電極 18 由該薄膜電晶體面板之透明絕緣層側 101 曝露出，因而有利於製程的簡化，提高生產效率。

另外，根據本發明的薄膜電晶體面板的製造方法，該透明電極層以及該濾色層亦可形成於該薄膜電晶體面板的該透明電極側，同時亦可將黑色遮光層 (black matrix) 整合於製程中，該方法可參考「4A~4J」所繪示本發明另一個實施例之剖面流程圖。

首先如「第 4A 圖」所示，在一矽晶圓 (silicon wafer) 10 上形成一透明絕緣層 (transparent layer) 12。該透明絕緣層 12 可為一厚膜，用以做為緩衝層，其材質可為 SiO_x 、 SiN_x ，或由其它合適的透明絕緣材質所組成。接著即可在該透明絕緣層 12 上表面形成一圖案化 (patterned) 之電晶體薄膜 14。該電晶體薄膜 14 係用來做為薄膜電晶體之導電通道 (conducting channel)，其材質可為多晶矽 (p-Si)、多晶鍺 (p-Ge)、多晶矽鍺 (p-SiGe)、單晶矽 (c-Si)、單晶鍺 (c-Ge)、單晶矽鍺 (c-SiGe) 或其它類似的半導體材料。



五、發明說明 (10)

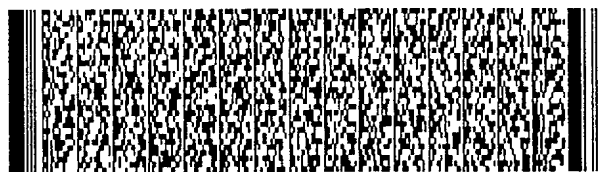
接著，如「第 4B圖」所示，在電晶體薄膜 14 上形成一匣極絕緣層 (gate insulator) 16。然後可在該匣極絕緣層 16 上對應該電晶體薄膜的適當位置，以例如濺鍍方式 (sputtering) 形成一匣極電極 20。該匣極電極 20 可為金屬或多晶半導體 (poly-gate)。

接著，如「第 4C圖」所示，形成一層間緣絕層 (interlayer) 22 於該匣極電極 20 以及該匣極絕緣層 16 上。然後如「第 4D圖」所示，可經由黃光與蝕刻製程開出對應該電晶體薄膜 14 的接觸窗口。接著在該層間絕緣層 22 上，形成適當之金屬導線層 24，以形成該電晶體薄膜 14 之源極區域與汲極區域對外的連接線路。至此，即在該矽晶圓 10 上完成薄膜電晶體結構。

然後，如「第 4E圖」所示，可在該金屬導線層 24 上形成一保護層 26 (passivation)。該保護層 26 可為氧化矽或氮化矽等。並可在該保護層 26 上，形成適當圖案化之一黑色遮光層 (black matrix) 34。

接著，如「第 4F圖」所示，將一透明基板 30 與該矽晶圓 10 之正面 (即形成有電晶體的那一面) 相貼合 (bonding)。該透明基板 30 可為玻璃基板、高分子基板或其它適合的透明材質板。

接著，如「第 4G圖」所示，由該矽晶圓 10 之背面 (即沒有電晶體的那一面)，例如以化學機械研磨 (Chemical Mechanical Polishing; CMP) 或蝕刻方式 (Etching)，將該不透明之矽晶圓 10 除去。



五、發明說明 (11)

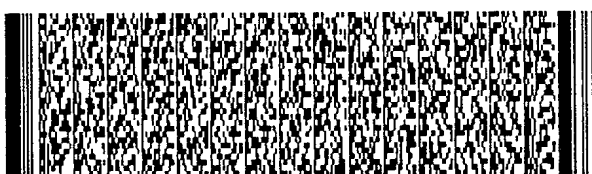
接著，可如「第4H圖」所示，由該薄膜電晶體面板之該透明絕緣層側101，形成適當圖案化之一濾色層28於該透明絕緣層12下表面。然後，如「第4I圖」所示，由該透明絕緣層側101以蝕刻方式開出該金屬導線層24的接觸窗口36。

接著，如「第4J圖」所示，在該濾色層28上形成一透明電極18。該透明電極18並藉由該金屬導線層24的接觸窗口36而與該金屬導線層24相接觸，於是與該電晶體薄膜14達成電性連接。其中該透明電極18，例如可為ITO（銦錫氧）透明電極。當然亦可不形成該濾色層28，而直接將該透明電極18形成於該透明絕緣層12下表面。

根據本發明的又一個實施例，則是先在一矽晶圓之背面貼合一透明基板（例如一玻璃板），然後由該矽晶圓正面將該矽晶圓磨薄或蝕刻至約為1微米之單晶矽薄膜，然後再於該矽薄膜上製做薄膜電晶體面板所需之薄膜電晶體結構以及透明電極。該方法可參考「第5A~5G圖」來加以說明。

首先，如「第5A圖」所示，在一矽晶圓10之背面貼合一透明基板30，該透明基板30例如為玻璃基板、高分子基板或其它合適的透明材質板。另外，在貼合該透明基板30前，可視需要在該矽晶圓10背面成長一厚膜做為緩衝層，當然亦可不要有該緩衝層。

然後，如「第5B圖」所示，可利用化學機械研磨（CMP）或蝕刻方式（Etching），使該不透明之矽晶圓10



五、發明說明 (12)

薄膜化而成為一單晶矽薄膜 42。該單晶矽薄膜 42 的厚度可在薄膜化該矽晶圓 10 過程中加以控制，較佳來說約將該單晶矽薄膜 42 的厚度控制在 1 微米左右，如此可有利後續諸製程的順利進行。當然該單晶矽薄膜 42 的厚度並不以此為限。

接著，在該單晶矽薄膜 40 上形成薄膜電晶體結構層，如「第 5C 圖」所示，先在該單晶矽薄膜 40 上形成適當的源極與汲極區域 43、44（即 n^+ 或 p^+ 之重摻雜區）。然後在該單晶矽薄膜 42 上形成一匣極絕緣層 16，以及在該匣極絕緣層 16 上形成適當的匣極電極 20。

然後，如「第 5D 圖」所示，形成一層間絕緣層（interlayer）22 於該匣極電極 20 以及該匣極絕緣層 16 上。然後，可利用黃光與蝕刻製程開出對應該源極與汲極區域 43、44 的接觸窗口。接著在該層間絕緣層 22 上，形成適當之金屬導線層 24，以形成該源極與汲極區域 43、44 對外的連接線路。至此，即在該單晶矽薄膜 42 上完成薄膜電晶體結構的製作。

然後，如「第 5E 圖」所示，蝕刻該層間絕緣層 22、該匣極絕緣層 16 以及該單晶矽薄膜 42，以開出適當的圖素窗口 46。

接著，如「第 5F 圖」所示，將一平坦化層（planarization layer）48 覆蓋薄膜電晶體結構以及該圖素窗口 46。該平坦化層 48 用以使薄膜電晶體面板之表面平坦化，如此有利於增加薄膜電晶體面板的可靠度。另



五、發明說明 (13)

外，若使用濾色材質做為該平坦化層 48，則該平坦化層 48 則可同時具有濾色層 (color filter) 的作用。

再接下來，即如「第 5G 圖」所示，蝕刻該平坦化層 48 開出該金屬導線層 24 的適當接觸窗口，然後在該平坦化層 48 上形成對應該圖素窗口 46 的透明電極 18。該透明電極 18 並經由該金屬導線層的接觸窗口而與該金屬導線層 24 達成電性連接。如此，即完成本實施例之薄膜電晶體面板的製造。

以上所述者，僅為本發明其中的較佳實施例而已，並非用來限定本發明的實施範圍，熟習該項技術者在不脫離本發明之精神下當可做適當之修改與潤飾；故凡依本發明申請專利範圍所作的均等變化與修飾，皆為本發明專利範圍所涵蓋。



圖式簡單說明

【圖式簡單說明】

第 1A~1I圖，繪示本發明薄膜電晶體面板的製造方法之第一個實施例之流程剖面結構圖。

第 2圖，為根據本發明之一矽晶圓上視圖，其上形成有對位標記。

第 3圖，繪示利用黑色遮光層 (black matrix) 為光罩，以背面曝光方式，曝開被覆於該透明絕緣層下表面的光阻層，以定義出該透明絕緣層的開口範圍。

第 4A~4J圖，繪示本發明薄膜電晶體面板的製造方法之第二個實施例之流程剖面結構圖。

第 5A~5G圖，為繪示本發明薄膜電晶體面板的製造方法之第三個實施例之流程剖面結構圖。

第 6圖，繪示習知在一玻璃基板上的一薄膜電晶體結構。

【圖式符號說明】

- | | |
|---|-------|
| 1 | 玻璃基板 |
| 2 | 多晶矽層 |
| 3 | 重摻雜區 |
| 4 | 重摻雜區 |
| 5 | 源極 |
| 6 | 汲極 |
| 7 | 絕緣層 |
| 8 | 匣極 |
| 9 | 匣極絕緣層 |



圖式簡單說明

- 10 矽晶圓
- 12 透明絕緣層
- 14 電晶體薄膜
- 16 匣極絕緣層
- 18 透明電極
- 20 匣極電極
- 22 層間絕緣層
- 24 金屬導線層
- 26 保護層
- 28 濾色層
- 30 透明基板
- 32 對位標記
- 34 黑色遮光層
- 36 接觸窗口
- 38 光線
- 40 正光阻
- 42 單晶矽薄膜
- 43 源極區域
- 44 汲極區域
- 46 圖素窗口
- 48 平坦化層
- 101 透明絕緣層側
- 102 透明基板側



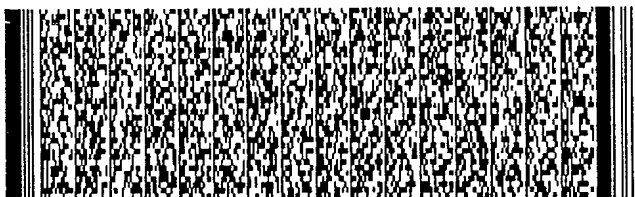
六、申請專利範圍

1. 一種薄膜電晶體面板的製造方法，至少包含下列步驟：
提供一矽晶圓；
形成一透明絕緣層於該矽晶圓正面；
形成複數個薄膜電晶體結構以及相對應的複數個透明電極於該透明絕緣層上表面；
將一透明基板接合該矽晶圓正面；
將該矽晶圓除去；以及
蝕刻該透明絕緣層使該透明電極曝露出。
2. 如申請專利範圍第 1 項所述之薄膜電晶體面板的製造方法，其中該透明絕緣層為 SiO_x 。
3. 如申請專利範圍第 1 項所述之薄膜電晶體面板的製造方法，其中該透明絕緣層為 SiN_x 。
4. 如申請專利範圍第 1 項所述之薄膜電晶體面板的製造方法，其中該透明絕緣層的厚度約在 1 微米以下。
5. 如申請專利範圍第 1 項所述之薄膜電晶體面板的製造方法，其中該透明電極為銦錫氧 (ITO)。
6. 如申請專利範圍第 1 項所述之薄膜電晶體面板的製造方法，其中該透明基板為玻璃基板。
7. 如申請專利範圍第 1 項所述之薄膜電晶體面板的製造方法，其中該透明基板為高分子基板。
8. 如申請專利範圍第 1 項所述之薄膜電晶體面板的製造方法，其中將該矽晶圓除去的步驟包括：以化學機械研磨 (Chemical Mechanical Polishing; CMP) 方式將該矽晶圓磨除。



六、申請專利範圍

- 9.如申請專利範圍第1項所述之薄膜電晶體面板的製造方法，其中將該矽晶圓除去的步驟包括：以蝕刻方式（Etching）將該矽晶圓除去。
- 10.如申請專利範圍第1項所述之薄膜電晶體面板的製造方法，更包括：在該透明絕緣層上形成對位標記的步驟。
- 11.如申請專利範圍第1項所述之薄膜電晶體面板的製造方法，在將該透明基板接合該矽晶圓正面的步驟前，更包括：在該薄膜電晶體結構上形成一黑色遮光層（black matrix）的步驟。
- 12.如申請專利範圍第1項所述之薄膜電晶體面板的製造方法，其中形成該薄膜電晶體結構以及該透明電極的步驟，包括：
- 形成一電晶體薄膜以及一透明電極於該透明絕緣層上表面；
 - 形成一匣極絕緣層覆蓋該電晶體薄膜以及該透明電極；
 - 在該匣極絕緣層上對應該電晶體薄膜的位置，形成一匣極電極；
 - 形成一層間絕緣層於該匣極電極以及該匣極氧化層上；
 - 形成一金屬導線層於該層間絕緣層上；以及
 - 形成一保護層於該金屬導線層上。
- 13.如申請專利範圍第12項所述之薄膜電晶體面板的製造方法，其中該電晶體薄膜由選自多晶矽（p-Si）、多晶



六、申請專利範圍

銻 (p-Ge) 、多晶矽銻 (p-SiGe) 、單晶矽 (c-Si) 、單晶銻 (c-Ge) 、單晶矽銻 (c-SiGe) 所組成的族群中的任何一種所組成。

14. 如申請專利範圍第 12 項所述之薄膜電晶體面板的製造方法，更包括：形成一濾色層 (color filter) 於該保護層上的步驟。

15. 一種薄膜電晶體面板的製造方法，至少包含下列步驟：

提供一矽晶圓；

形成一透明絕緣層於該矽晶圓正面；

形成複數個薄膜電晶體結構於該透明絕緣層上表面；

將一透明基板接合該矽晶圓正面；

將該矽晶圓除去；以及

將對應該薄膜電晶體結構的複數個透明電極形成於該透明絕緣層下表面。

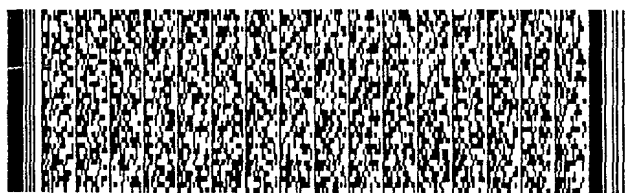
16. 如申請專利範圍第 15 項所述之薄膜電晶體面板的製造方法，其中該透明絕緣層為 SiO_x 。

17. 如申請專利範圍第 15 項所述之薄膜電晶體面板的製造方法，其中該透明絕緣層為 SiN_x 。

18. 如申請專利範圍第 15 項所述之薄膜電晶體面板的製造方法，其中該透明絕緣層的厚度約在 1 微米以下。

19. 如申請專利範圍第 15 項所述之薄膜電晶體面板的製造方法，其中該透明電極為銦錫氧 (ITO) 。

20. 如申請專利範圍第 15 項所述之薄膜電晶體面板的製造



六、申請專利範圍

方法，其中該透明基板為玻璃基板。

21.如申請專利範圍第15項所述之薄膜電晶體面板的製造方法，其中該透明基板為高分子基板。

22.如申請專利範圍第15項所述之薄膜電晶體面板的製造方法，其中將該矽晶圓除去的步驟包括：以化學機械研磨（Chemical Mechanical Polishing; CMP）方式將該矽晶圓磨除。

23.如申請專利範圍第15項所述之薄膜電晶體面板的製造方法，其中將該矽晶圓除去的步驟包括：以蝕刻方式（Etching）將該矽晶圓除去。

24.如申請專利範圍第15項所述之薄膜電晶體面板的製造方法，更包括：在該透明絕緣層上形成對位標記的步驟。

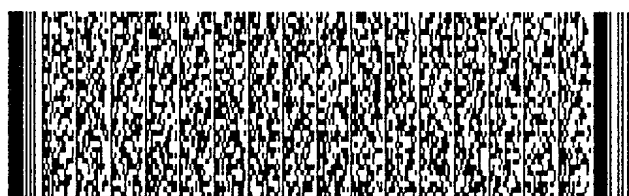
25.如申請專利範圍第15項所述之薄膜電晶體面板的製造方法，在將該透明基板接合該矽晶圓正面的步驟前，更包括：在該薄膜電晶體結構上形成一黑色遮光層（black matrix）的步驟。

26.如申請專利範圍第15項所述之薄膜電晶體面板的製造方法，其中形成該薄膜電晶體結構的步驟，包括：

形成一電晶體薄膜於該透明絕緣層上表面；

形成一匣極絕緣層覆蓋該電晶體薄膜以及該透明電極；

在該匣極絕緣層上對應該電晶體薄膜的位置，形成一匣極電極；



六、申請專利範圍

形成一層間絕緣層於該匣極電極以及該匣極氧化層上；

形成一金屬導線層於該層間絕緣層上；以及

形成一保護層於該金屬導線層上。

27.如申請專利範圍第 26 項所述之薄膜電晶體面板的製造方法，其中該電晶體薄膜由選自多晶矽（p-Si）、多晶鍺（p-Ge）、多晶矽鍺（p-SiGe）、單晶矽（c-Si）、單晶鍺（c-Ge）、單晶矽鍺（c-SiGe）所組成的族群中的任何一種所組成。

28.如申請專利範圍第 15 項所述之薄膜電晶體面板的製造方法，在形成該透明電極的步驟前更包括：在該透明絕緣層下表面先形成一濾色層的步驟。

29.一種薄膜電晶體面板的製造方法，至少包含下列步驟：

提供一矽晶圓；

將一透明基板貼合於該矽晶圓背面；

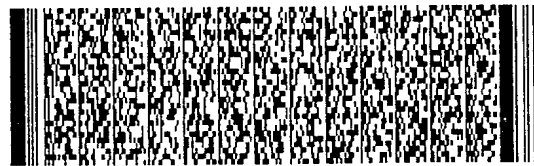
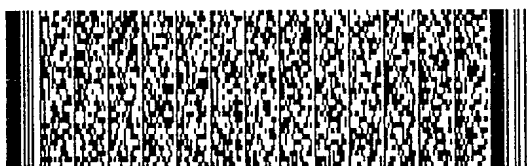
將該矽晶圓薄膜化而成為一單晶矽薄膜；

形成複數個薄膜電晶體結構於該單晶矽薄膜上；

蝕刻該薄膜電晶體結構層以及該單晶矽薄膜以開出適當的圖素窗口；

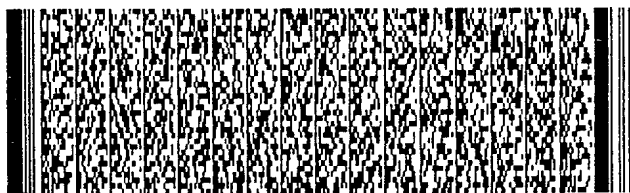
形成一平坦化層覆蓋該薄膜結晶體結構以及該圖素窗口；以及

在該平坦化層上形成與該電晶體結構相對應的複數個透明電極。



六、申請專利範圍

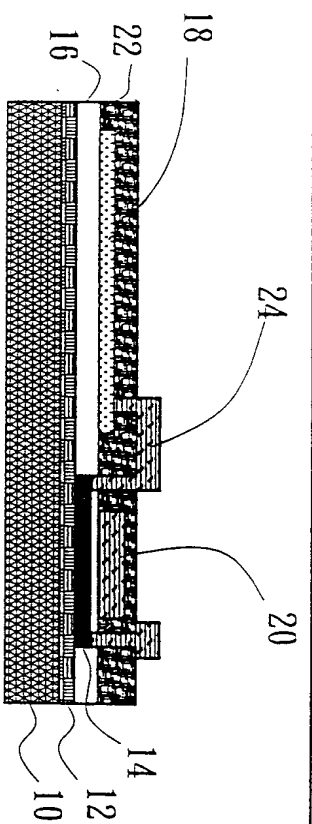
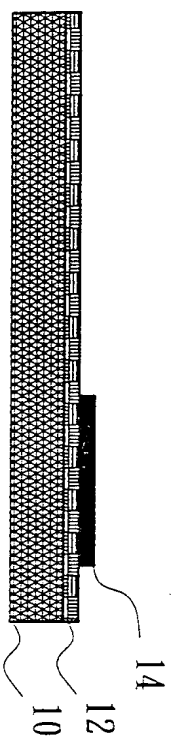
- 30.如申請專利範圍第29項所述之薄膜電晶體面板的製造方法，其中該單晶矽薄膜的厚度約為1微米。
- 31.如申請專利範圍第29項所述之薄膜電晶體面板的製造方法，其中該透明電極為銦錫氧（ITO）。
- 32.如申請專利範圍第29項所述之薄膜電晶體面板的製造方法，其中該透明基板為玻璃基板。
- 33.如申請專利範圍第29項所述之薄膜電晶體面板的製造方法，其中該透明基板為高分子基板。
- 34.如申請專利範圍第29項所述之薄膜電晶體面板的製造方法，其中將該矽晶圓薄膜化的步驟包括：以化學機械研磨（Chemical Mechanical Polishing; CMP）方式將該矽晶圓磨薄。
- 35.如申請專利範圍第29項所述之薄膜電晶體面板的製造方法，其中將該矽晶圓薄膜化的步驟包括：以蝕刻方式（Etching）將該矽晶圓蝕成薄膜。
- 36.如申請專利範圍第29項所述之薄膜電晶體面板的製造方法，其中形成該薄膜電晶體結構的步驟，包括：
- 在該單晶矽薄膜上形成一源極區域與一汲極區域；
 - 形成一匣極絕緣層覆蓋該電晶體薄膜以及該透明電極；
 - 在該匣極絕緣層上形成一匣極電極；
 - 形成一層間絕緣層於該匣極電極以及該匣極氧化層上；以及
 - 形成一金屬導線層於該層間絕緣層上。



六、申請專利範圍

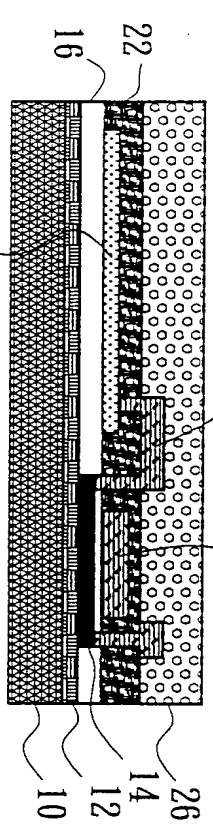
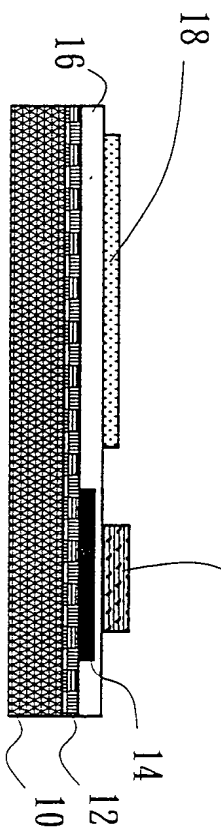
37.如申請專利範圍第29項所述之薄膜電晶體面板的製造方法，其中該平坦化層亦為濾色層（color filter）。





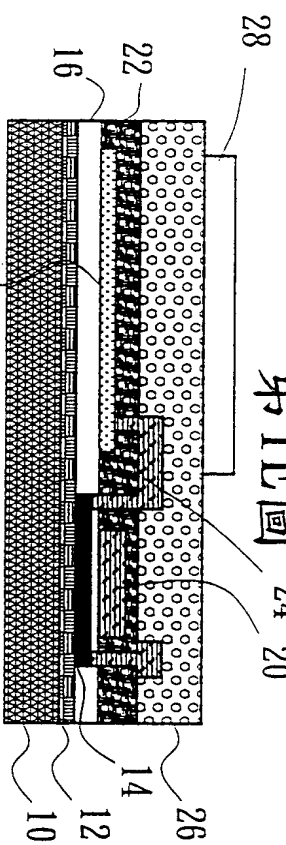
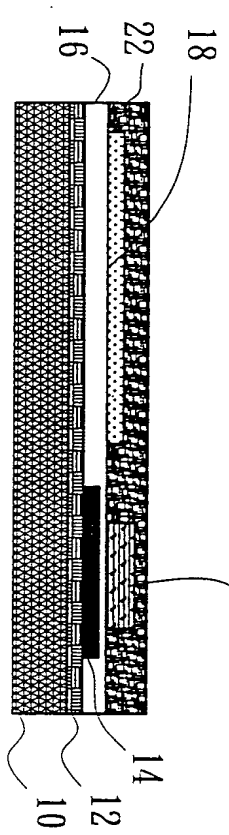
第1A圖

第1D圖



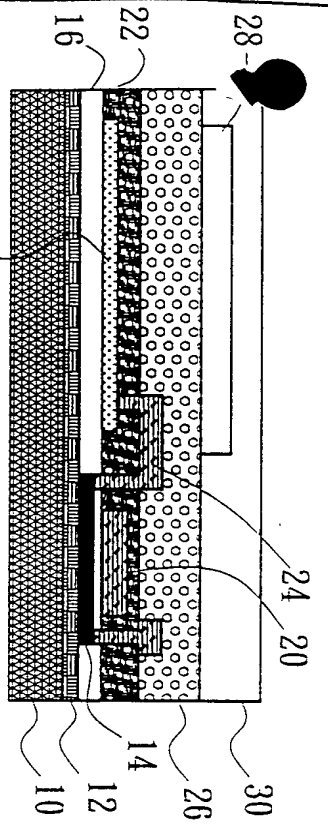
第1B圖

第1E圖

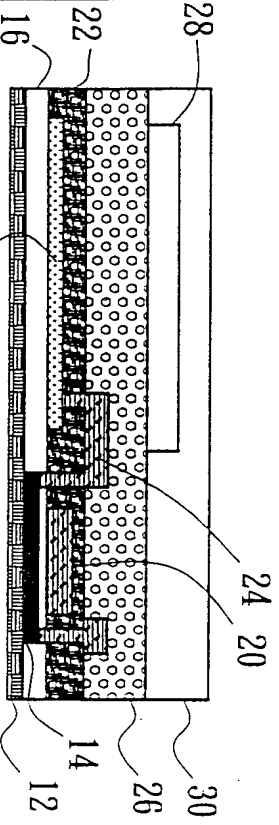


第1C圖

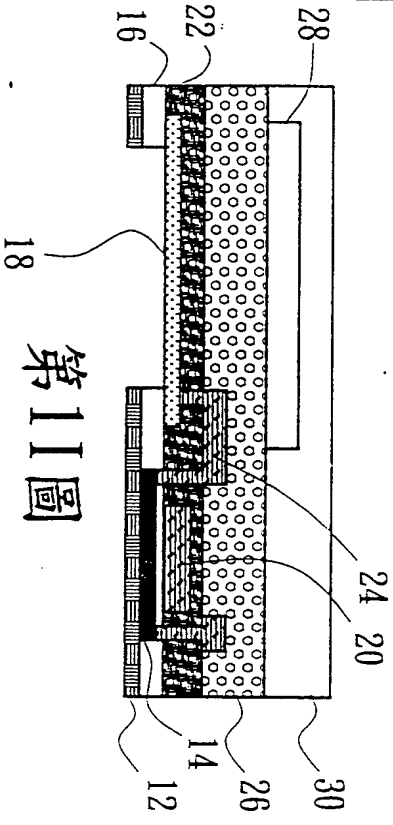
第1F圖



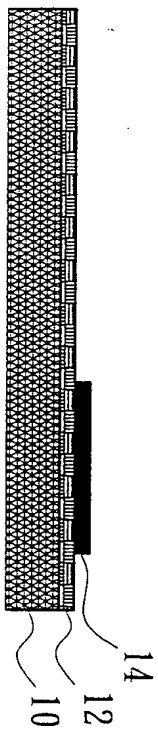
第1G圖



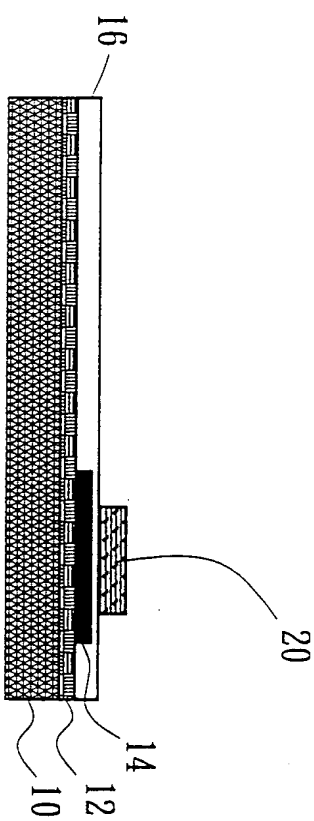
第1H圖



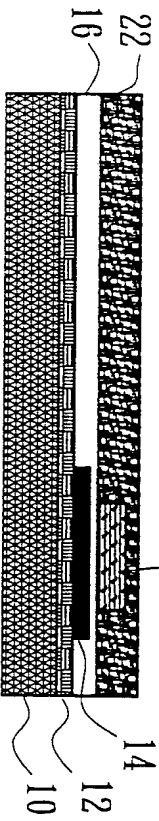
第1I圖



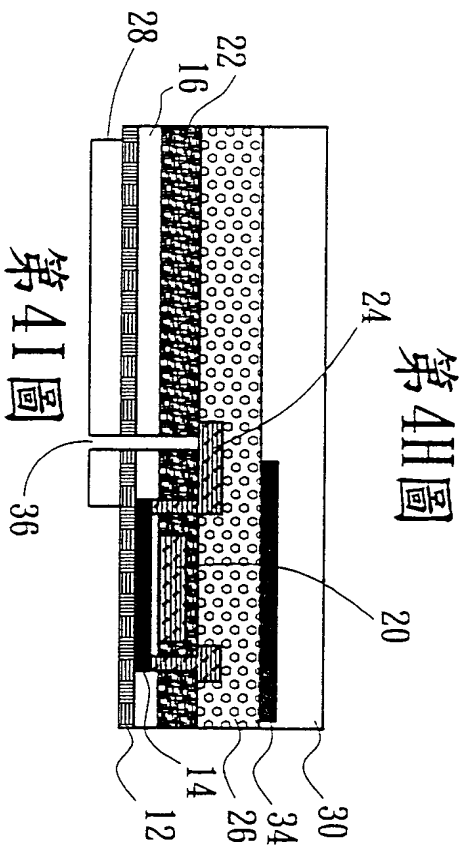
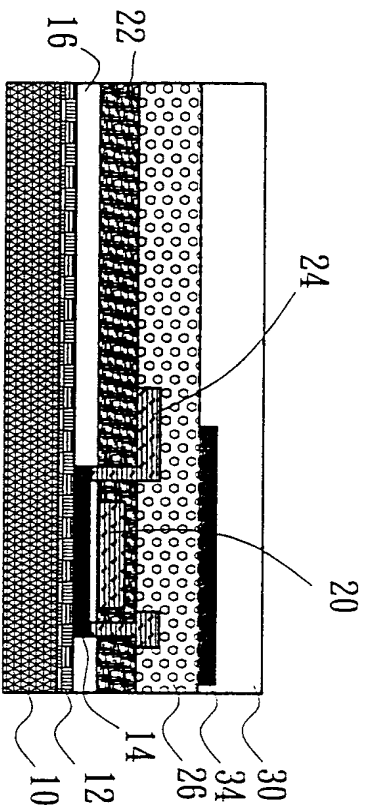
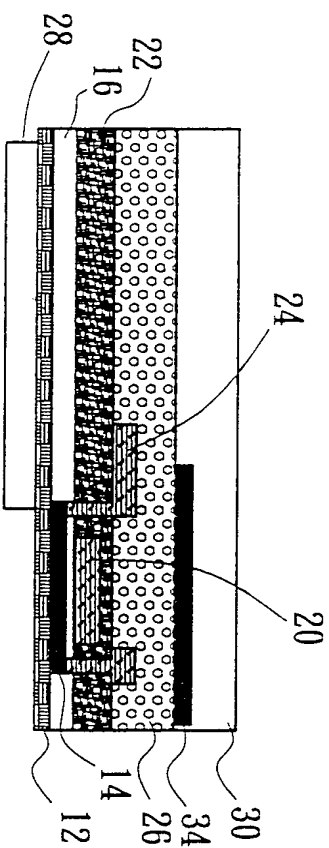
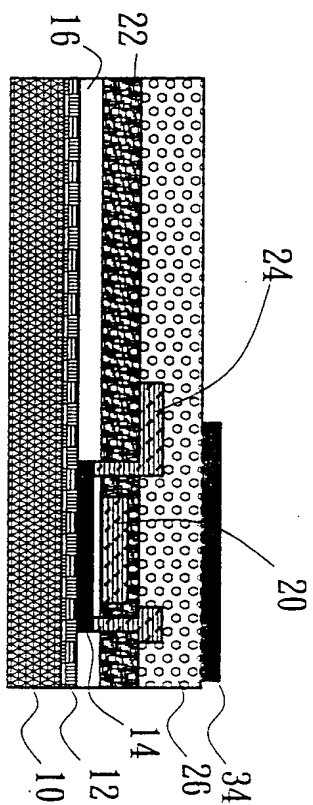
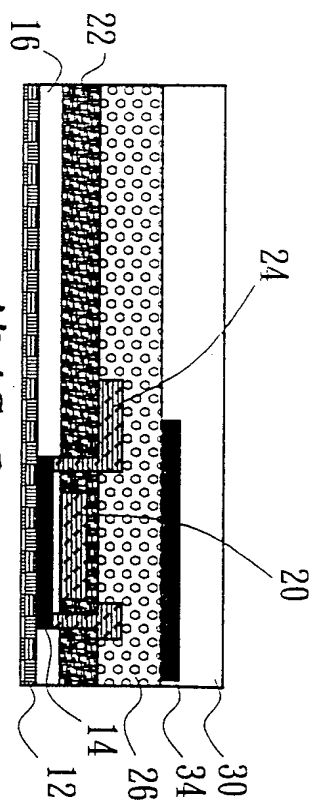
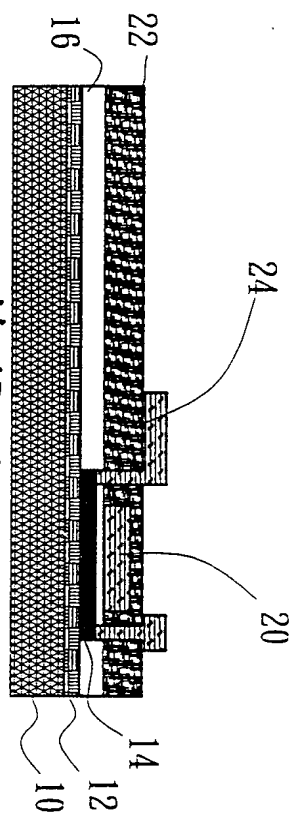
第4A圖

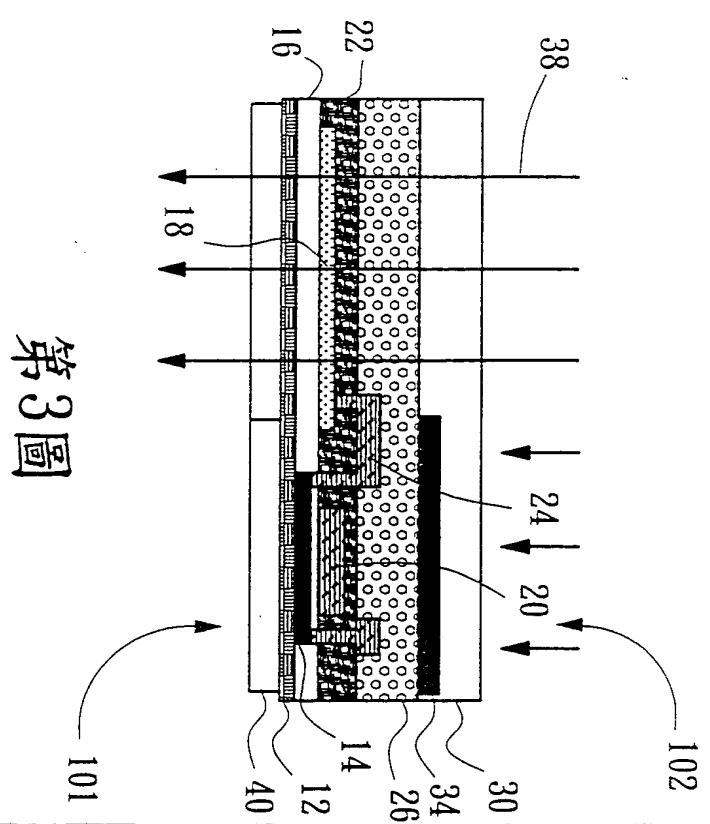
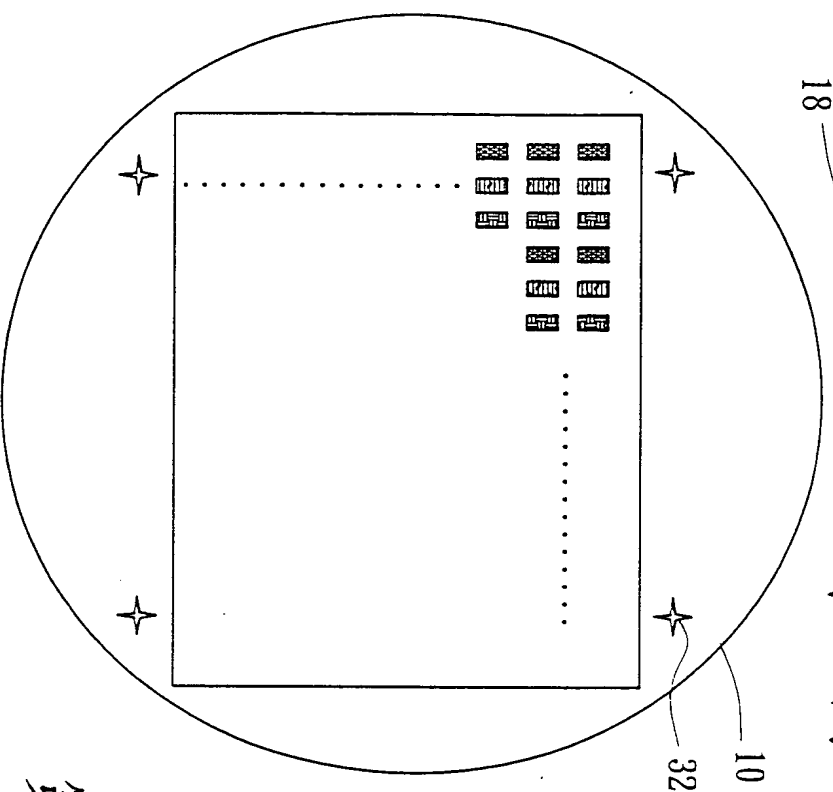
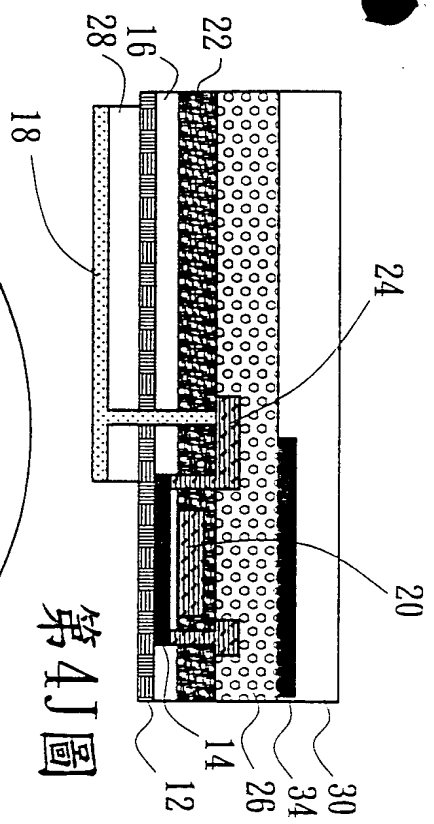


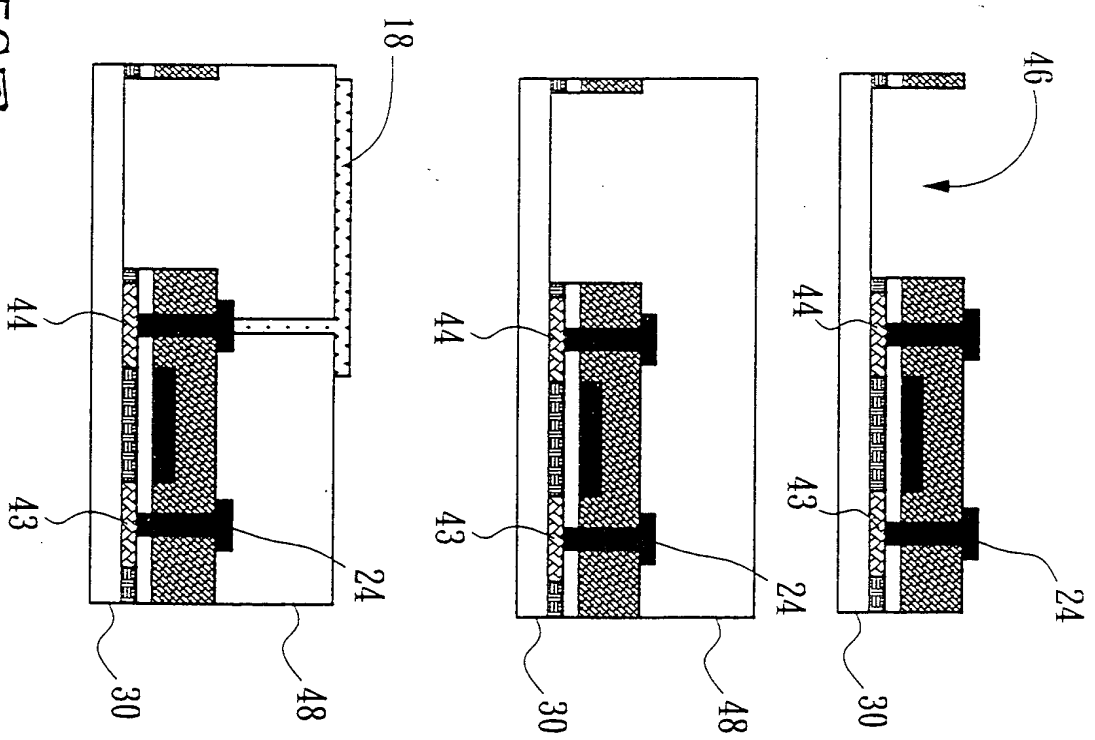
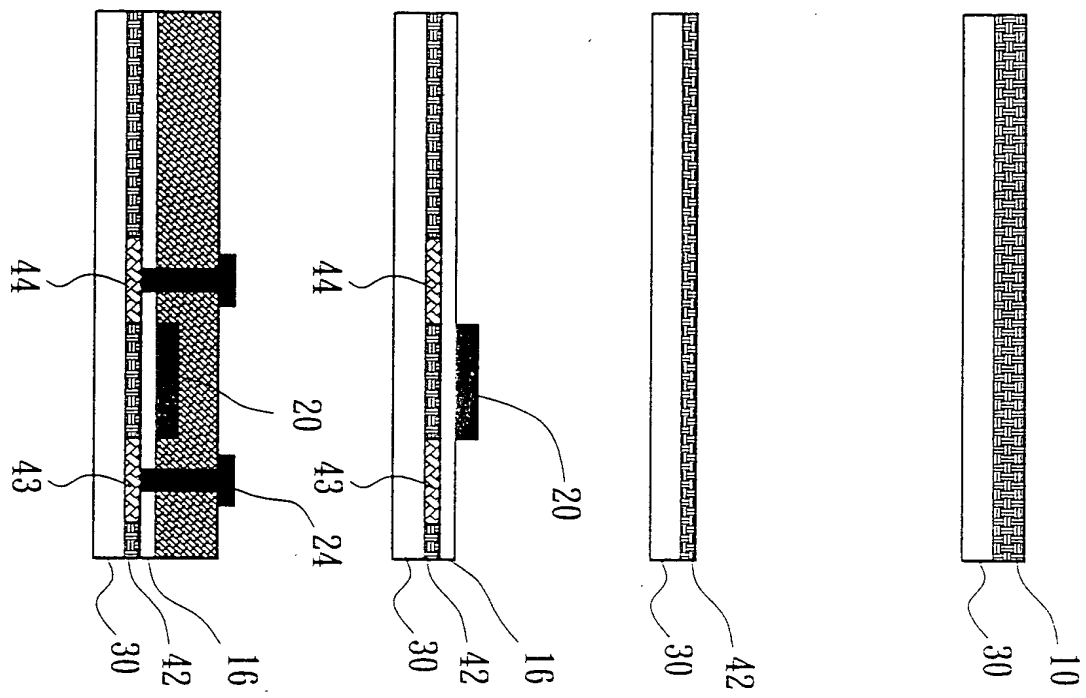
第4B圖



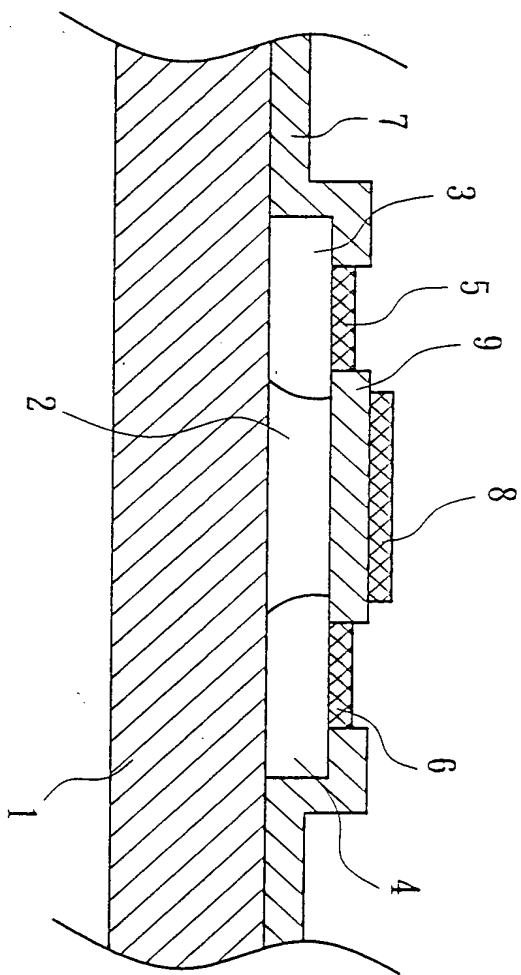
第4C圖







第5A~5G圖

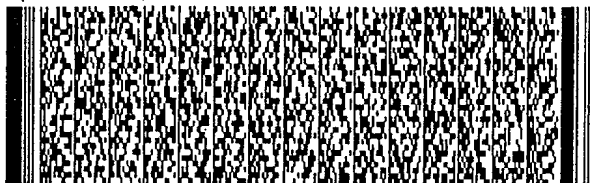


第6圖

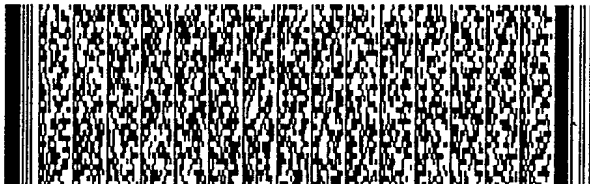
第 1/25 頁



第 2/25 頁



第 4/25 頁



第 4/25 頁



第 5/25 頁



第 5/25 頁



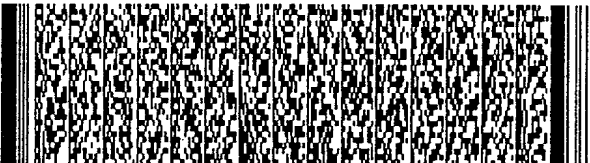
第 6/25 頁



第 6/25 頁



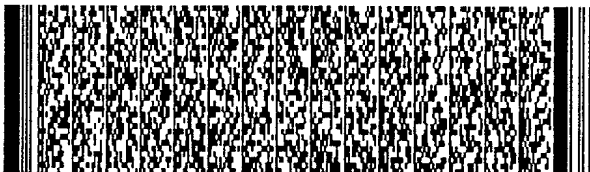
第 7/25 頁



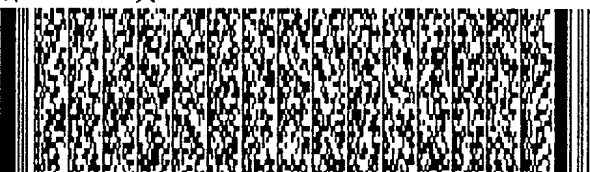
第 7/25 頁



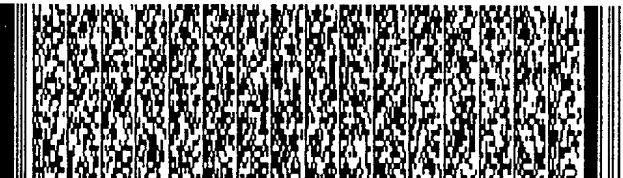
第 8/25 頁



第 8/25 頁



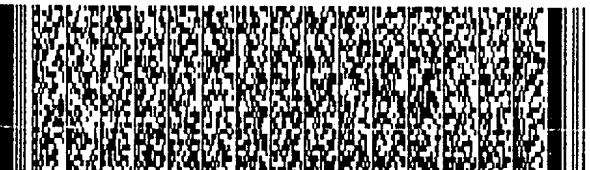
第 9/25 頁



第 9/25 頁



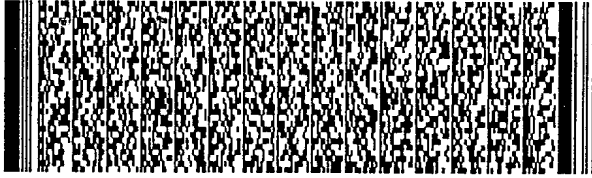
第 10/25 頁



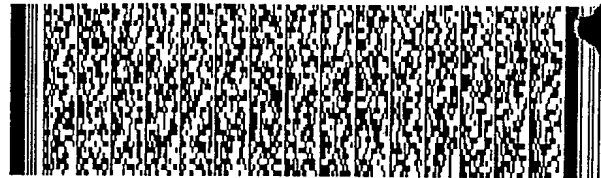
第 10/25 頁



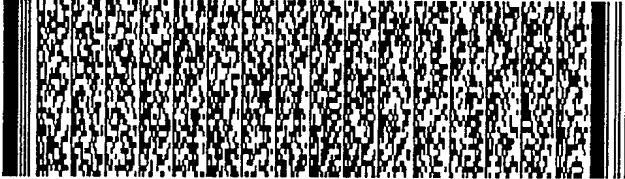
第 11/25 頁



第 11/25 頁



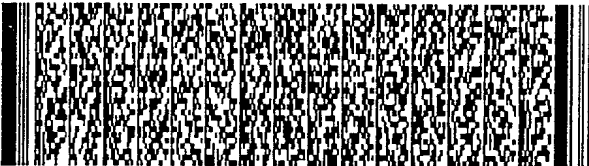
第 12/25 頁



第 12/25 頁



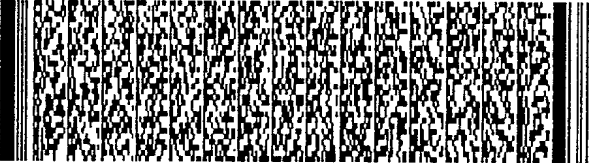
第 13/25 頁



第 13/25 頁



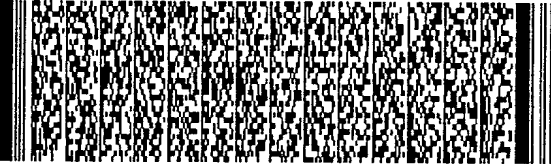
第 14/25 頁



第 14/25 頁



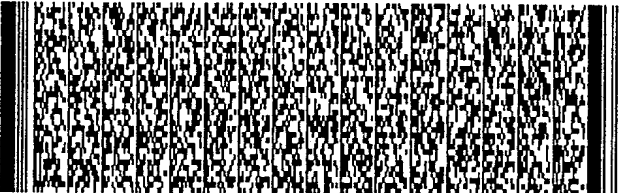
第 15/25 頁



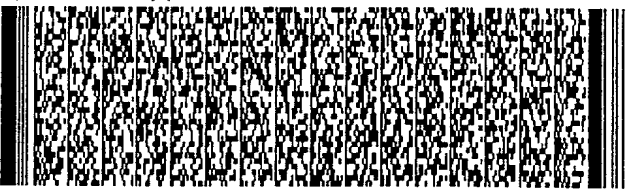
第 15/25 頁



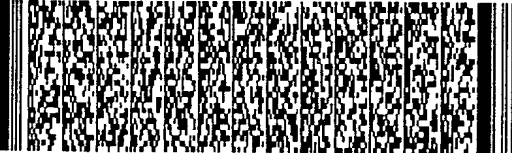
第 16/25 頁



第 17/25 頁



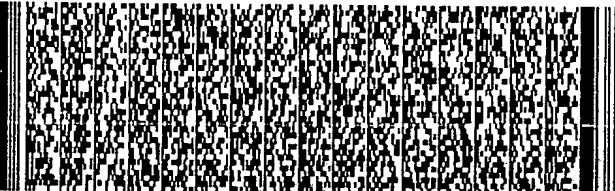
第 18/25 頁



第 19/25 頁



第 20/25 頁



第 21/25 頁

